

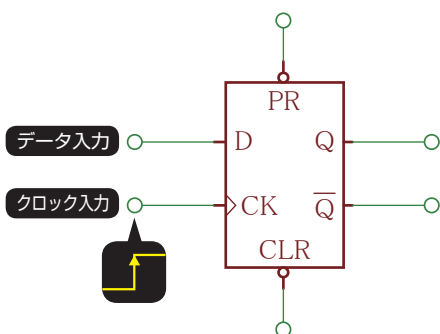
## バイナリカウンタ【D-FF】

## 実験課題

D-FF (D フリップフロップ) を使ってカウンタを作ってみましょう。

RS-FF はフリップフロップの基本ですが、不定状態があり使い勝手のいいものではありません。その点、D-FF は実用的でもっとも多く利用されているフリップフロップです。

## D-FF とは



D-FF の真理値表

D	CK	Q	$\bar{Q}$
L		L	H
H		H	L
x		変化なし (保持)	

x : Don't Care

端子が多いので難しく見えますが、D-FF の動作は単純です。

CK にクロックが入力されると、D の値が Q に出力されます。これだけです。

$\bar{Q}$  は Q の反転出力です。CK の立ち上がり時に状態が変化します。(ポジティブエッジトリガ方式 P.45)

CLR と PR は以下の機能があります。

- |            |               |
|------------|---------------|
| CLR (クリア)  | Q を強制的に L にする |
| PR (プリセット) | Q を強制的に H にする |

「強制的に」とは、クロック入力に関係なく状態を変化させるという意味です。

どちらも L 信号でアクティブです。通常時はどちらも H にしておきます。

図 7-1 D-FF



クロック入力端子の表記は、メーカーによって様々です。  
C (クロック)、CK (クロック)、CP (クロックパルス)、T (トリガ) などがあります。  
▷の記号をつける場合もあります。どれも同じ意味です。

## バイナリカウンタ【D-FF】

## 回路設計の手順

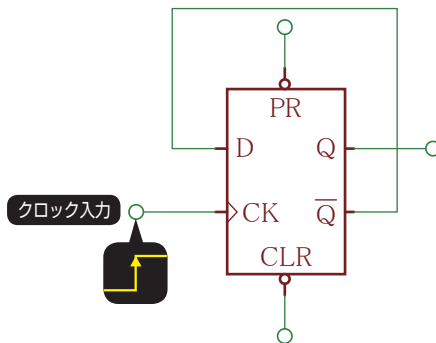
カウンタとは入力パルス数を数える回路です。計数回路ともいいます。

フリップフロップで作成されたカウンタはバイナリカウンタと呼ばれます。バイナリとは2進数のことです。

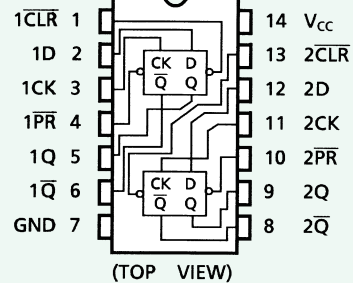
D-FF 1つで2進数1桁のカウンタができます。ここではD-FFを4つ使って、 $2^4 = 16$ 進カウンタを作ります。カウンタ結果はLEDに表示させることにしましょう。

D-FFをカウンタにするには、 $\bar{Q}$  出力をDに入力するだけです。

PRとCLRは省略していますが共にHに接続します。



「74HC74」にはD-FFが2個入っています。



$\bar{Q}$  出力をDに入力した時のCK入力パルスとQ出力のタイミングチャートは下図のようになります。

CKの立ち上がりでQ出力は反転しています。

CK入力2回でQ出力1回です。下図では8回のCKパルスが4回のQパルスになっています。

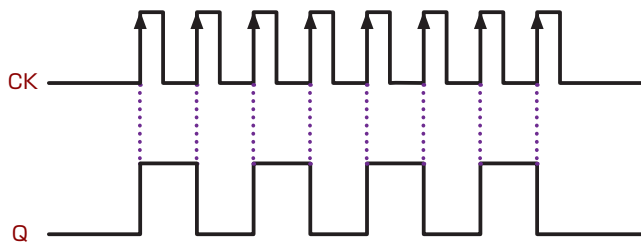


図 7-2 カウンタ回路 (D-FF)

### バイナリカウンタ 【D-FF】

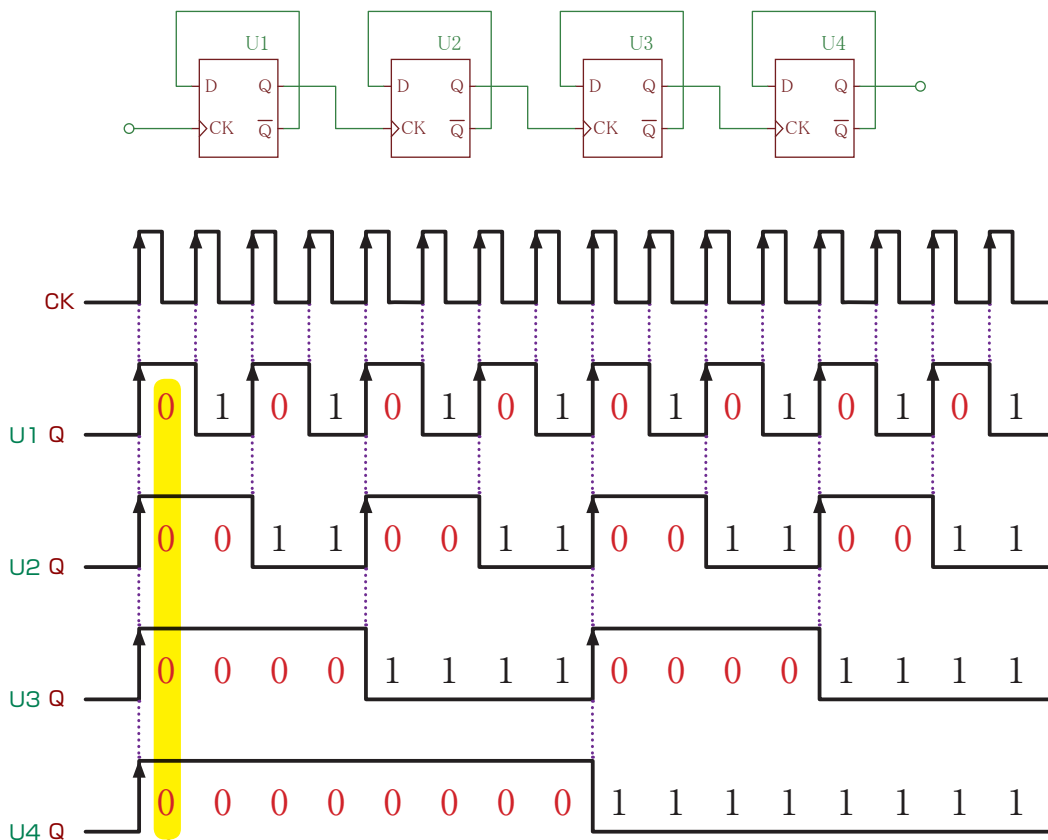
もう少し詳しく説明すると、QがHのとき $\bar{Q}$ はL、接続されているDもLです。

CK入力があると、QはDの状態Lになります。QがLになると $\bar{Q}$ とDはHになります。

さらにCK入力があると、QはDの状態Hになります。QがHになると $\bar{Q}$ とDはLになります。

このようにD-FFはD入力が1クロック遅れて出力に現れるので、**遅延型フリップフロップ**と呼ばれます。

$\bar{Q}$ とDが接続されたD-FFを4段にして、Q出力を次段のCKに入力すると、タイミングチャートは以下のようになります。



LEDは負論理なので、Hを0、Lを1とします。どうですか？16進カウンタになっているでしょう。

➤ 0000 → 0001 → 0010 → 0011 → 0100 → 0101 → 0110 → 0111 → 1000 → 1001 → 1010  
→ 1011 → 1100 → 1101 → 1110 → 1111

## バイナリカウンタ【D-FF】

## 回路図

初段の CK に PSW を接続し、各 D-FF の出力 Q に LED を接続すれば完成です。

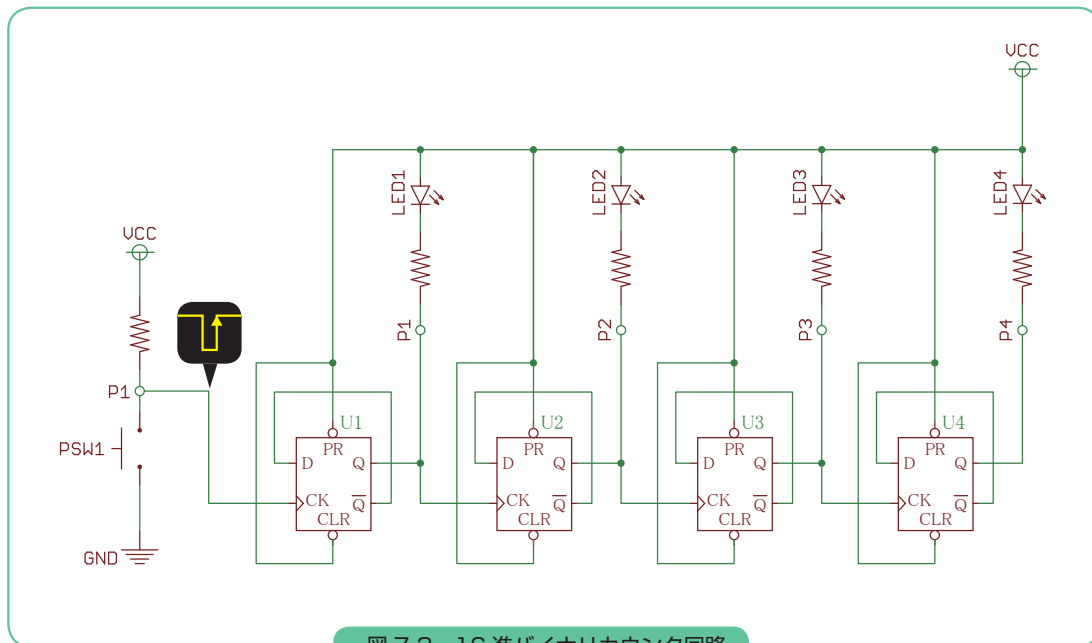


図 7-3 16 進バイナリカウンタ回路

すみません。あともう少し回路の変更が必要です。

このままでは回路図どおりに配線してもうまく動作しないことがあるのです。

PSW を押しても正しくカウントされない現象が起こりえます。

**原因は PSW のチャタリング**です。チャタリングにより何度かパルスが入力されるかもしれないからです。

パルスの回数によってカウントが進んでしまうのです。見えないほど高速でカウントされているのですが・・・

そこで、PSW と初段の CK の間に「チャタリング除去回路」を入れます。

## 状態変化のタイミング

**エッジトリガ**とは状態変化を起こすきっかけとなる信号のことです。

信号の立ち上がり時に変化することを、**ポジティブエッジトリガ方式**といいます。

正論理の PSW は H パルス信号を出力するので、PSW を押した瞬間に変化します。

負論理の PSW は L パルス信号を出力するので、PSW を離した瞬間に変化します。

信号の立ち下がり時に変化することを、**ネガティブエッジトリガ方式**といいます。

正論理の PSW は H パルス信号を出力するので、PSW を離した瞬間に変化します。

負論理の PSW は L パルス信号を出力するので、PSW を押した瞬間に変化します。



### バイナリカウンタ 【D-FF】

#### チャタリング除去

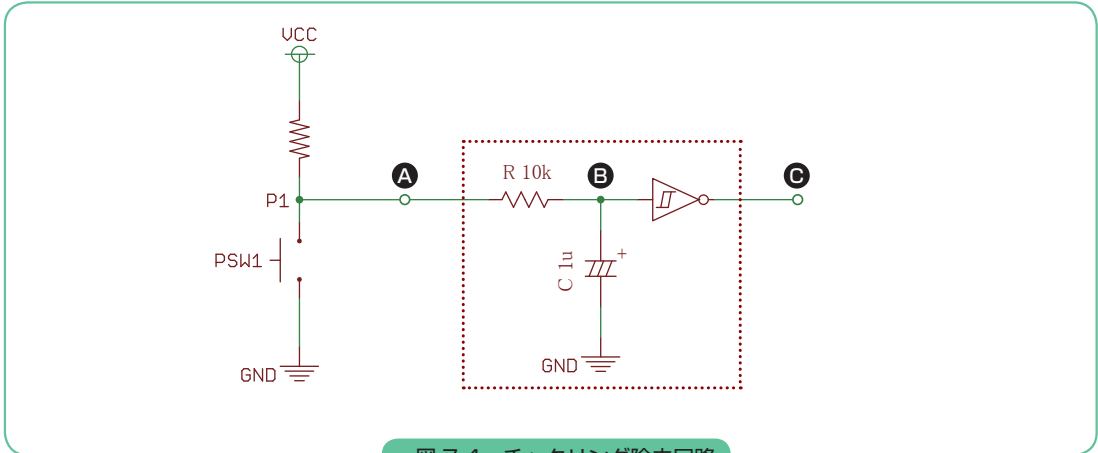
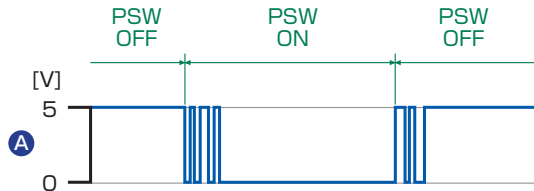


図 7-4 チャタリング除去回路

● ● ● 各点の電圧レベルの変化は以下のようになります。

PSW の ON/OFF の瞬間にチャタリングが発生しています。



CR 回路により一気電圧が変化せず、緩やかに変化する波形になります。

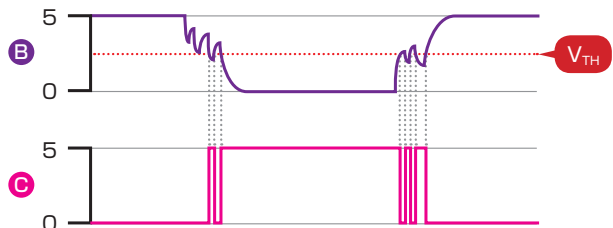


シュミットトリガによりきれいなデジタル波形となります。このようにシュミットトリガは**波形の整形**が主な用途といえます。インバータなので波形は反転しています。



ちなみにシュミットトリガではないただのインバータを使うとチャタリングが除去できない場合があります。

CR の値を大きくし波形をもっと緩やかにすると除去できるかもしれませんが、PSW 操作に対する反応が悪くなってしまいます。



## バイナリカウンタ【D-FF】

## CR 積分回路

CR 回路は全くのアナログ回路で、詳しくは、弊社製品「キットで遊ぼう電子回路シリーズ 基本編」にも解説しており、本書では省略します。

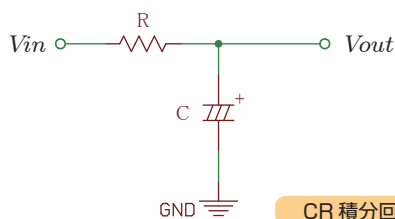
しかし、ここまでも発振回路の時間調整に CR 回路を利用してまいりましたし、デジタル回路設計においても重要なので少し解説しておきます。

コンデンサの電荷を蓄える働きを利用して、電圧の変化を遅くすることができます。

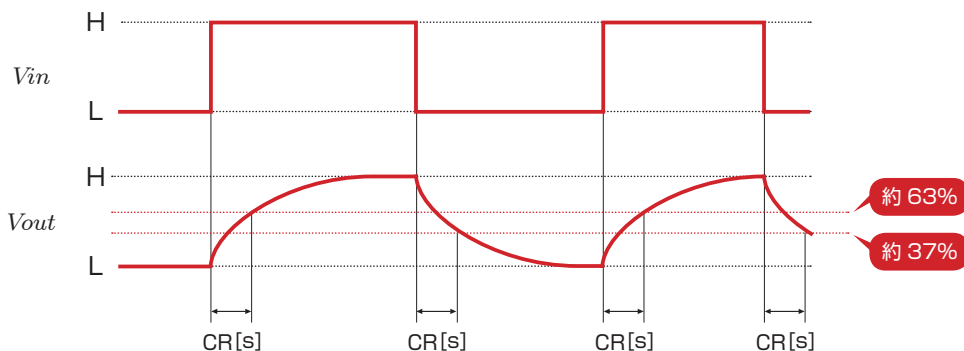
また、抵抗によってコンデンサに流れ込む電荷の量を調節します。

コンデンサと抵抗を右図のように接続したとき、コンデンサの静電容量  $C$  と抵抗値  $R$  が大きいほど電圧の変化は遅く、小さいほど速くなります。

これを **CR 積分回路** といいます。遅延回路また  $C$  と  $R$  に変化時間が比例することから積  $CR$  を **時定数** といいます。



$V_{in}$  にデジタル信号を入力したときの  $V_{out}$  の変化は以下のようになります。



入力電圧  $H$  を 100%,  $L$  を 0% とした場合、

コンデンサの電圧が 0% から約 63% になるまでの時間と、

コンデンサの電圧が 100% から約 37% になるまでの時間は、時定数  $CR$  に一致します。

## バイナリカウンタ【D-FF】

## 回路図 修正

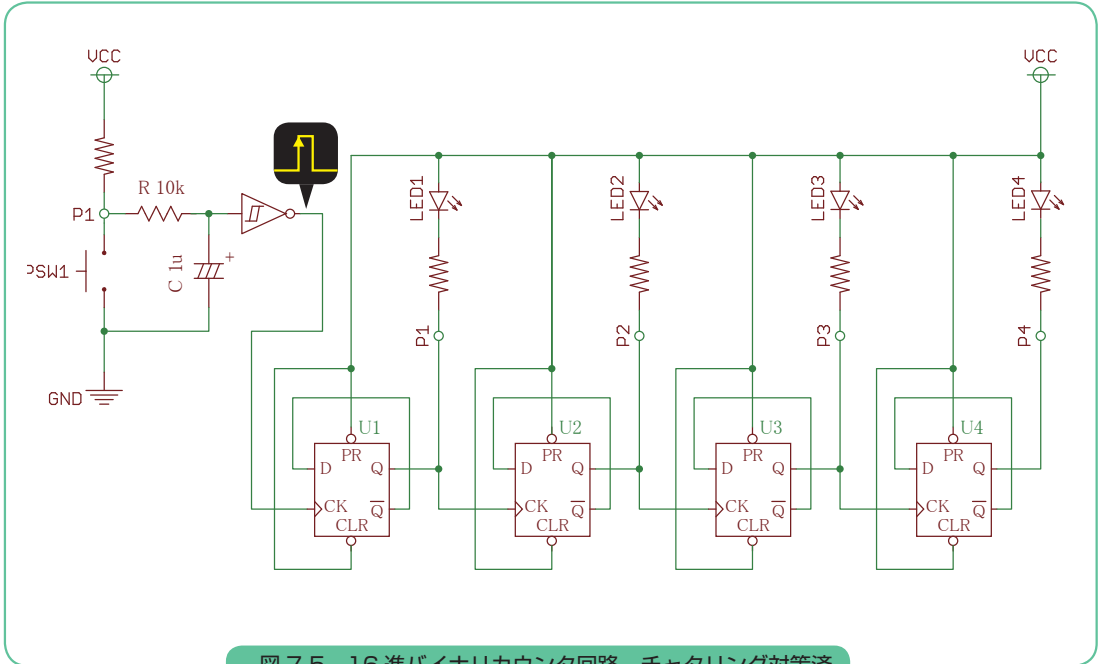


図 7-5 16進バイナリカウンタ回路 チャタリング対策済

電源投入時に出力 Q が H になるか L になるかは不定です。そのため LED の点灯状態は定まりません。必ず LED を消灯させておくにはどうすればいいでしょうか？  
CR 遅延回路を使って、IC の PR 電圧の立ち上がりにタイムラグを設けることで解決できます。IC に電源が投入され動作が安定したとき、PR が “L” だと Q は “H” になります。

## 順序回路の初期化

順序回路は入力状態で出力が決まるのではなく、入力の順番で出力が決まる回路です。そのため、初期状態を設定し、強制的に初期状態にすることが必要です。これを**初期化**といいます。特に電源投入時の順序回路は不定なため、どんな状態で開始するかわかりません。電源投入時に自動的に初期化するしくみを**パワーオンリセット**といいます。

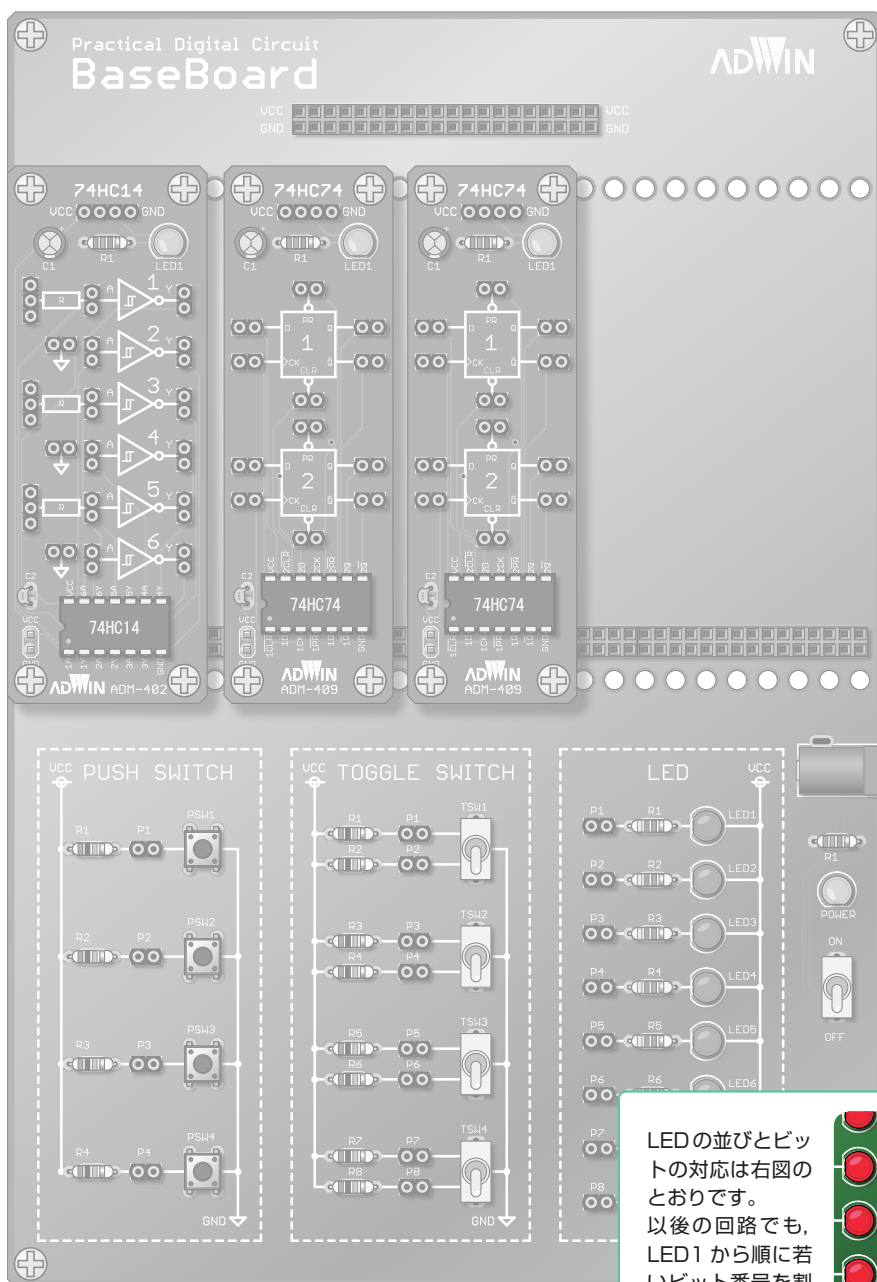
## 実験してみよう

キットの「74HC74」と「74HC14」ボードをベースボードに配置し、回路図どおりに配線してください。

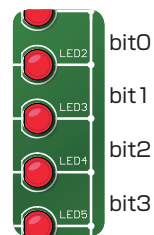
## バイナリカウンタ【D-FF】

## 実体配線図

下図に実体配線を書き込んでから、キットを使って実験してみましょう。



LEDの並びとビットの対応は右図のとおりです。以後の回路でも、LED1から順に若いビット番号を割り当てています。





## バイナリカウンタ【D-FF】

## 回路の機能変更・追加

前ページで作ったアップカウンタ（加算）をダウンカウンタ（減算）に変更してみましょう。

LEDを正論理にすれば、前STEPの回路のままダウンカウンタになります。LEDを正論理にするにはQ出力のLEDの間にインバータをはさんで接続するだけです。インバータは使っていないシュミットトリガ・インバータで代用できます。他にも、LEDを $\bar{Q}$ に接続してもいいですし、 $\bar{Q}$ 出力を次段のCKに入力する方法もあります。いろいろ試してみてください。

下の回路図は $\bar{Q}$ 出力を次段のCKに入力した例です。

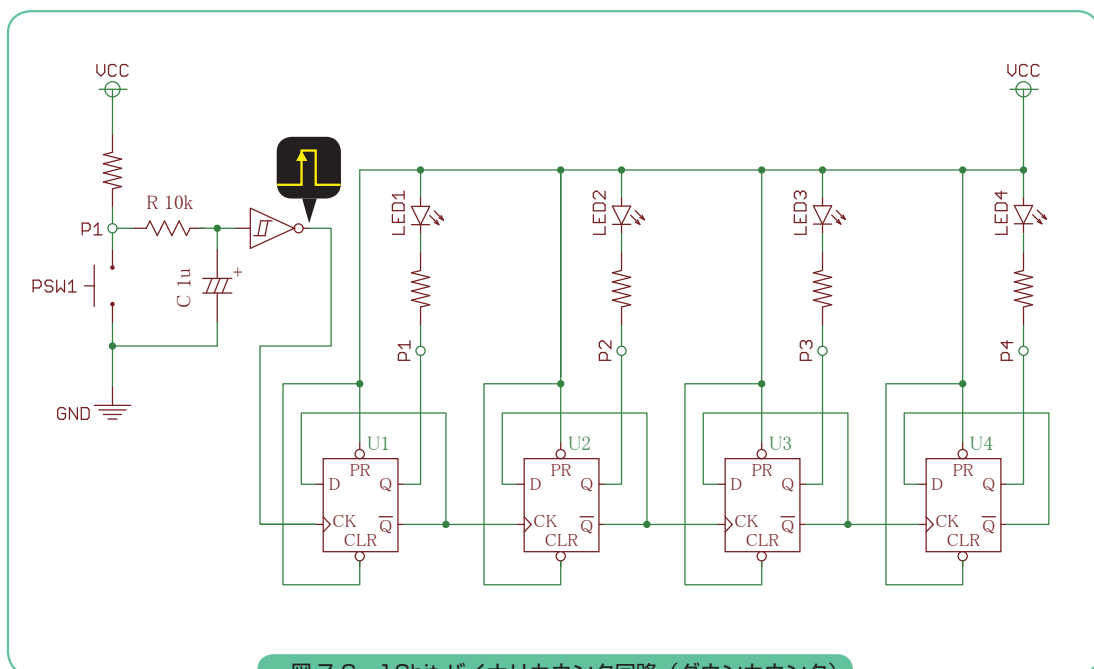


図 7-6 16bit バイナリカウンタ回路（ダウンカウンタ）

さらに初期化回路を付けてみましょう。初期化の設定はダウンカウンタなのでLED全点灯とします。

CLRかPR端子を利用するといいでしょ。PRに端子にCR遅延回路を追加している場合は、CLR端子が使えます。

CLRとPRは以下の機能がありましたね。どちらもLアクティブです。

- |           |                                    |
|-----------|------------------------------------|
| CLR（クリア）  | Qを強制的にLにする（ $\bar{Q}$ を強制的に“H”にする） |
| PR（プリセット） | Qを強制的にHにする（ $\bar{Q}$ を強制的に“L”にする） |

## 実験してみよう

キットの「74HC74」と「74HC24」ボードをベースボードに配置し、回路図どおりに配線してください。

バイナリカウンタ 【D-FF】

実体配線図

下図に実体配線を書き込んでから、キットを使って実験してみましょう。

