

## 非同期カウンタ・同期カウンタ【JK-FF】

## 回路図

まずは、以下のように回路を組んで実験してみましょう。

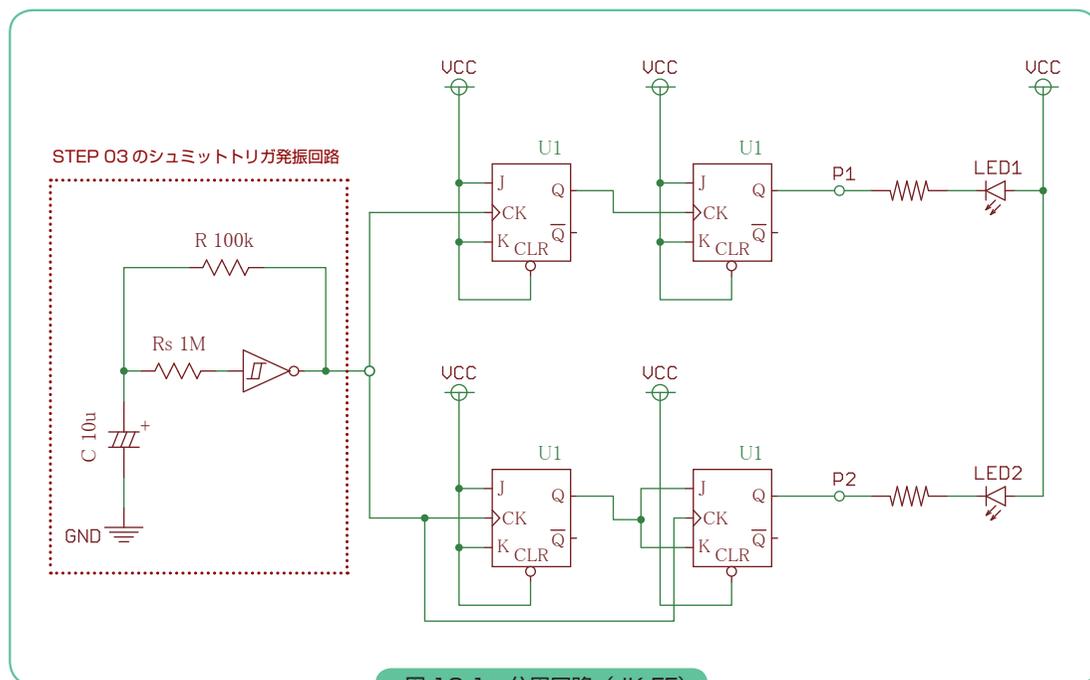


図 10-1 分周回路 (JK-FF)

上段は前 STEP と同じ接続の分周回路です。

下段はちょっと違います。どこが違うかわかりますか？

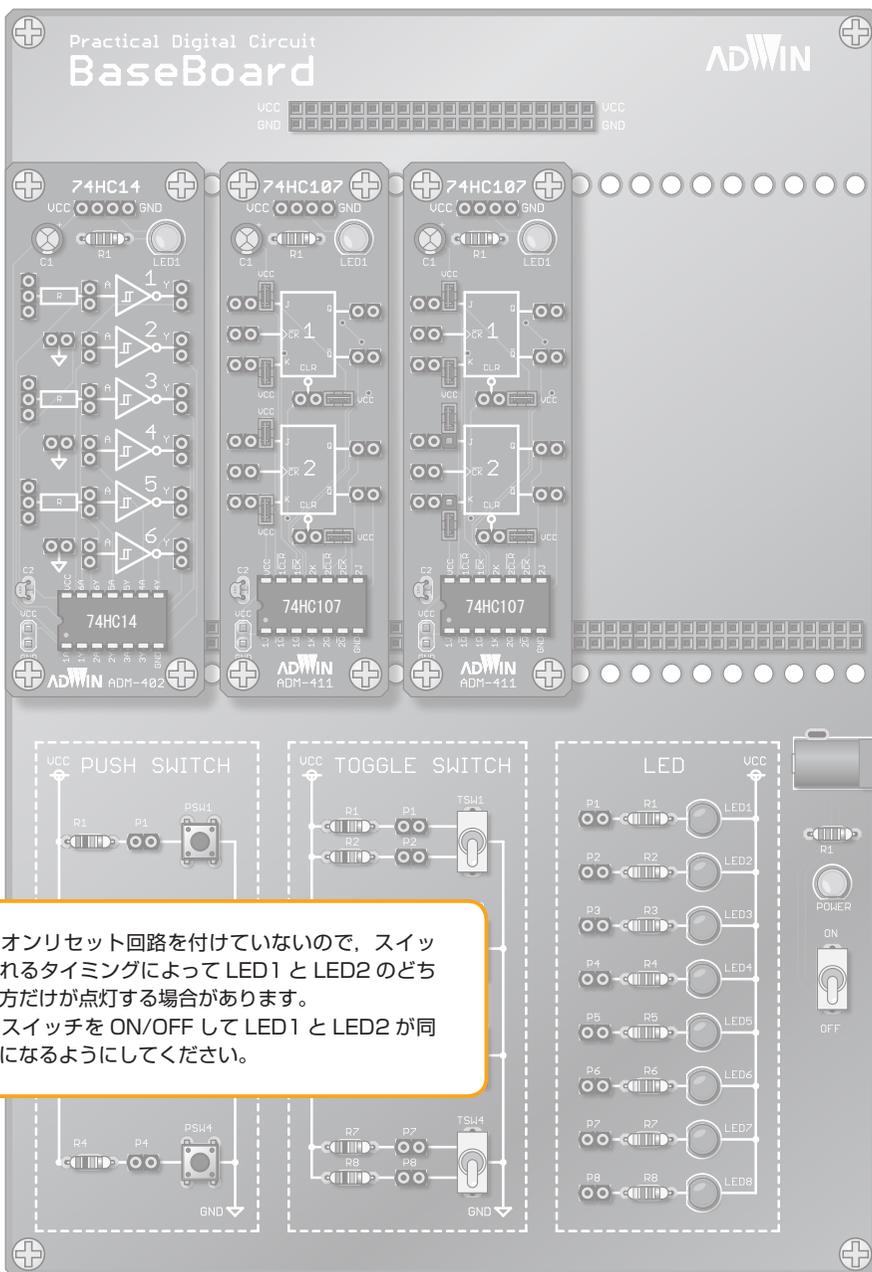
## 実験してみよう

キットの「74HC107」と「74HC14」ボードをベースボードに配置し、回路図どおりに配線してください。

### 非同期カウンタ・同期カウンタ【JK-FF】

#### 実体配線図

下図に実体配線を書き込んでから、キットを使って実験してみましょう。

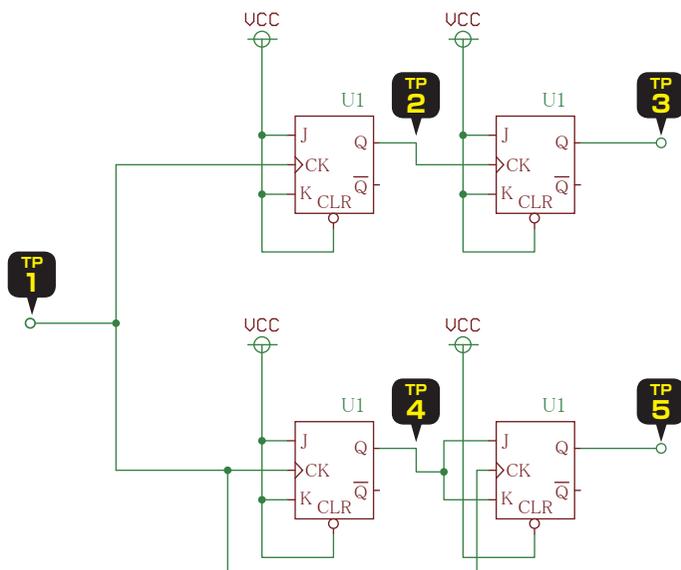


パワーオンリセット回路を付けていないので、スイッチを入れるタイミングによって LED1 と LED2 のどちらか片方が点灯する場合があります。何度かスイッチを ON/OFF して LED1 と LED2 が同じ状態になるようにしてください。

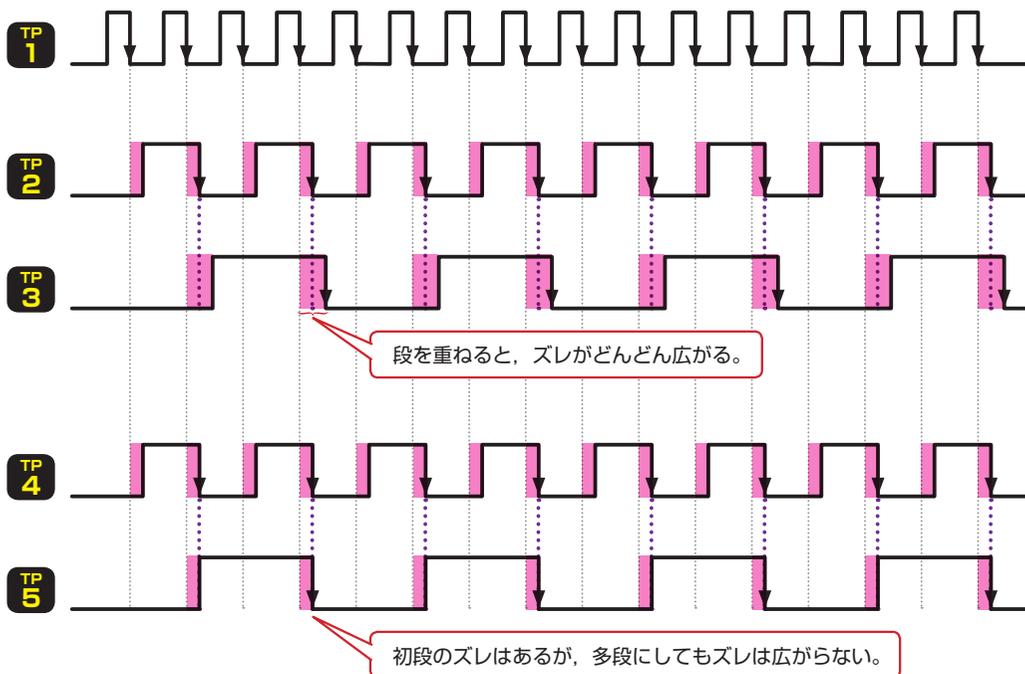
## 非同期カウンタ・同期カウンタ【JK-FF】

## 回路の比較

すみません。前ページの回路を実際に動かしてみても、目で見て確認することはできません。しかし、以下の5ヶ所のテストポイントをオシロスコープで観測すると問題が見えてきます。



TP1 ~ TP5 のタイミングチャートです。



### 非同期カウンタ・同期カウンタ【JK-FF】

それぞれの回路は「**非同期式カウンタ**」「**同期式カウンタ**」と呼びます。

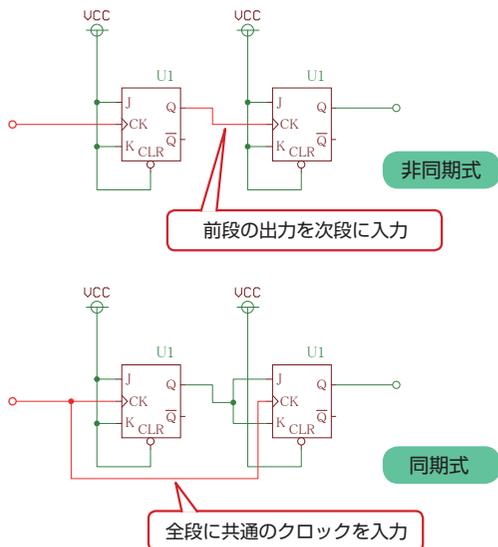
非同期式と同期式の回路上での違いは、右図のようにCK入力の接続方法です。

CK入力が共通か共通でないかで非同期か同期かを見分けることができます。

STEP 07 のバイナリカウンタは非同期式

STEP 08 のリングカウンタは同期式

STEP 09 の分周回路は非同期式



非同期式カウンタは、低周波数・少分周では問題なく使えますが、高周波数・多分周になると問題が生じてきます。問題の原因はICの**伝搬遅延時間**です。デジタルICは入力してすぐに出力が得られるように見えますが、全くの0ではありません。実際の回路では入力と出力に時間的な**遅延**が必ずあります。この遅延のために誤った出力が出ることもあり、この誤りを**ハザード**または**グリッチ**と呼びます。

以下は非同期式カウンタと同期式カウンタの比較表です。

	非同期式カウンタ (リプルカウンタ)	同期式カウンタ (シンクロナスカウンタ)
回路構成	簡単	複雑
CK入力	前段の出力を次段に入力	FF全段に共通のクロックを入力
出力信号の遅延	多段にするほど遅れる。 遅れがCKを超えると誤りが出力される。	多段にしても1段分しか遅れない。
出力信号の利用	難しい (全FFの動作完了を待たなければならない)	容易
入力信号に対するインピーダンス	高く、波形ひずみが起こりにくい。	低く、波形ひずみが起こりやすい。
CK速度の上限	FFの動作限界速度まで	FF間の信号伝達限界速度まで (非同期式より遅い)
用途	高速パルスの分周回路 低速回路	一般的なデジタル回路

## 非同期カウンタ・同期カウンタ【JK-FF】

同期式カウンタの回路構成が「複雑」というのは2段の例では分かりにくいのですが、段数が増えると分かります。以下は、同じ4ビットカウンタを非同期式と同期式で組んだ場合の回路例です。

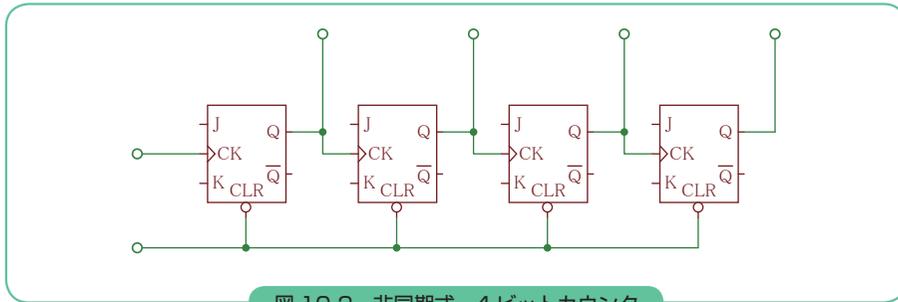


図 10-2 非同期式 4ビットカウンタ

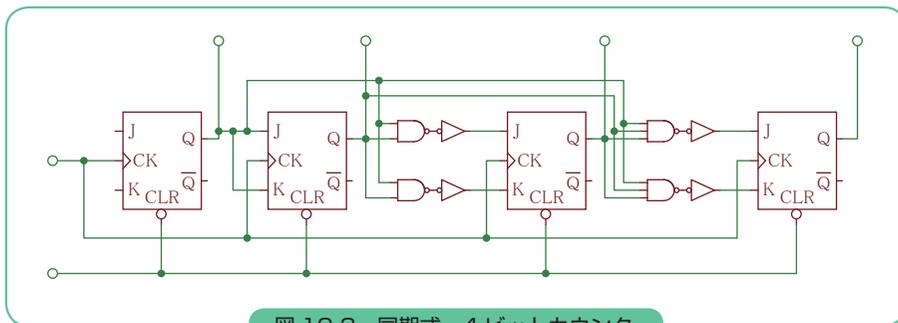


図 10-3 同期式 4ビットカウンタ